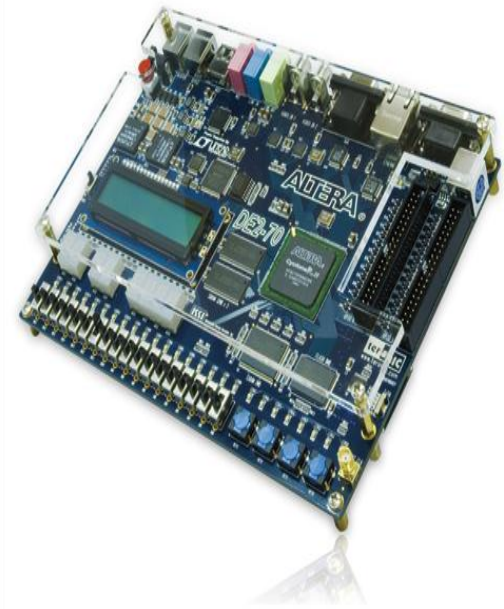


Υλοποίηση ενσωματωμένου επεξεργαστικού συστήματος σε αναπτυξιακή πλατφόρμα

Σκοπός της διπλωματικής είναι η υλοποίηση συστήματος με δύο επεξεργαστές ARM Cortex-M0 σε αναπτυξιακή πλατφόρμα (DE2_70). Η πλατφόρμα αυτή περιέχει μια FPGA υψηλής χωρητικότητας σε πύλες και παρέχει διασυνδέσεις (interfaces) με εξωτερικές μνήμες (SDRAM, Flash), με υποσύστημα καταγραφής εικόνας (CMOS sensor subsystem) καθώς και με LCD display. Για την υλοποίηση της διπλωματικής θα χρησιμοποιηθεί σαν βάση υπάρχων σχεδιασμός που υλοποιεί το σύστημα ενός επεξεργαστή σε επίπεδο εξομοίωσης. Θα απαιτηθεί η σχεδίαση και η προσθήκη υποσυστήματος για την οδήγηση του LCD display και η προσαρμογή συγκεκριμένων περιφερειακών του συστήματος αυτού για την πλατφόρμα DE2_70.

Απαιτούμενα: Επιθυμητή γνώση γλωσσών περιγραφής υλικού



Υλοποίηση IPs επεξεργασίας εικόνας σε embedded σύστημα

Στόχος της διπλωματικής είναι η σχεδίαση με γλώσσα περιγραφής υλικού (VHDL ή Verilog) και η υλοποίηση σε τεχνολογία FPGA υποσυστημάτων αλγορίθμου επεξεργασίας εικόνας με στόχο την χρησιμοποίησή τους σε σύστημα επεξεργασίας εικόνας και τεχνητής όρασης.

Απαιτούμενα: Επιθυμητή γνώση γλωσσών περιγραφής υλικού

Register File Generator

Στόχος της διπλωματικής είναι η υλοποίηση ενός εργαλείου αυτοματοποιημένης παραγωγής του συνόλου των καταχωρητών ενός System-on-Chip. Τα περισσότερα συστήματα που σχεδιάζονται και κατασκευάζονται σε τεχνολογία VLSI, έχουν σαν κεντρικό τους δομικό στοιχείο ένα σύνολο από καταχωρητές μέσω των οποίων γίνεται ο έλεγχος των υποσυστημάτων και η επικοινωνία των υποσυστημάτων μεταξύ τους. Τα πεδία των καταχωρητών είναι δυνατόν να έχουν διαφορετικές ιδιότητες (πχ read-only, write-only, control, status κ.α).

Στα πλαίσια της διπλωματικής θα γίνει προσαρμογή και η επέκταση υπάρχοντος εργαλείου που δημιουργεί αυτόματα το σύνολο των καταχωρητών ενός συστήματος έτσι ώστε να υποστηρίζει περισσότερους τύπους καταχωρητών.

Απαιτούμενα: Επιθυμητή γνώση γλωσσών περιγραφής υλικού

Verification System-on-Chip με UVM

Στόχος της διπλωματικής είναι η διαμόρφωση ενός περιβάλλοντος για System-on-Chip verification σύμφωνα με το πρότυπο UVM. Το πρότυπο UVM (Universal Verification Methodology) χρησιμοποιείται σχεδόν αποκλειστικά από την βιομηχανία σχεδίασης ολοκληρωμένων κυκλωμάτων για τον λειτουργικό έλεγχο της σχεδίασης συστημάτων και υποσυστημάτων (IPs). Χρησιμοποιώντας object-oriented τεχνικές, επιτρέπει την δημιουργία ανεξάρτητων και επαναχρησιμοποιούμενων test environments, βελτιώνει και επιταχύνει την διαδικασία του λειτουργικού ελέγχου.

Στα πλαίσια της διπλωματικής θα γίνει προσαρμογή υπάρχουσας διαδικασίας verification έτσι ώστε να χρησιμοποιεί την διαδικασία UVM.

Απαιτούμενα: Καλή γνώση Object-Oriented Programming Επιθυμητή γνώση γλωσσών περιγραφής υλικού